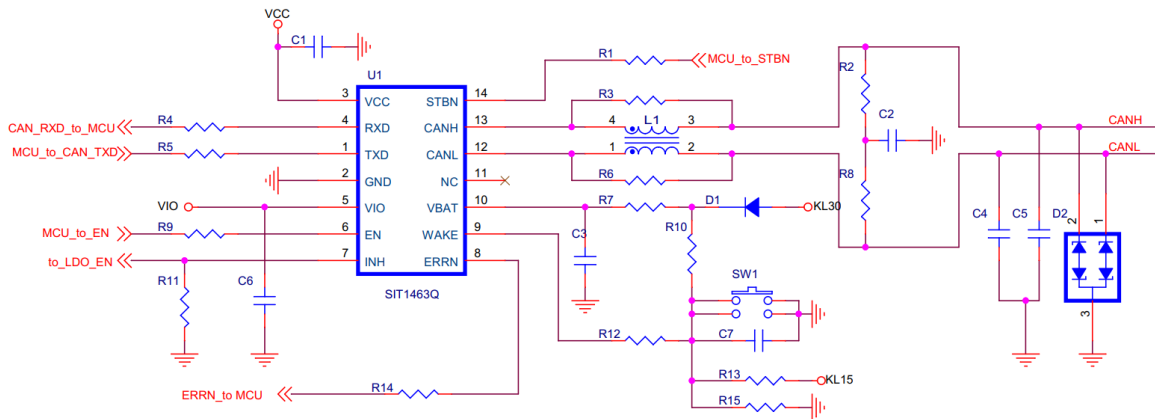


**简介**

SIT1463Q 是一款应用于 CAN 协议控制器和物理总线之间的接口芯片，支持 8Mbps 灵活数据速率（Flexible Data-Rate），具有在总线与 CAN 协议控制器之间进行差分信号传输的能力。SIT1463Q 具有 CiA 601-4:2019 中定义的 CAN 信号改善能力（SIC）。

**典型应用**

**图 1-1**

如上图 1-1 是 SIT1463Q 应用的外围电路设计。

1. VBAT 为输入源，一个值为  $1k\Omega$  的串联电阻（R7），在引脚过电压的时候，以限制收发器的输入电流，一个  $100nF$  的电容（C3）可用于滤除线路中的高频噪声，电容需靠近芯片引脚放置。

2. VCC 为输入源，5V 供应，一个  $100nF$  的电容（C1）用于平滑电压波动，电容需靠近芯片引脚放置。

3. VIO 为输入源，3.3V、5V 或 1.8V 供应，与 MCU 共电源，一个  $100nF$  的电容（C8）可用于滤除线路中的高频噪声，电容需靠近芯片引脚放置。

4. 总线终端：图 1-1 显示了分裂终端。分裂电阻 R2 和 R8，终端的中心通过电容器 C2 与地连接。分裂终端为总线提供共模过滤。ECU 作为总线终端被放置在总线上执行，必须格外小心，以确保终端节点不会从总线中移除，防止删除了终端。

5. WAKE 引脚：当选用 To Switch 对地时，上拉电阻 R10（ $3.3k\Omega$ ）需要提供足够的唤醒事件所需的电流，串联电阻 R12（ $33k\Omega$ ）来防止过流情况，以限制进入 WAKE 的电流，用于实现本地 WAKE 事件。当选用 KL15 唤醒时，需要串联电阻 R12（ $33k\Omega$ ）来防止过流情况，下拉电阻 R10（ $10k\Omega \sim 100k\Omega$ ）保证在 KL15 无输入时保持低状态，同时需要串联电阻 R13（ $10\Omega \sim 1k\Omega$ ）来防止过流情况。

6. STBN 引脚：待机控制输入引脚，通过一个值为  $10\Omega \sim 1k\Omega$  的串联电阻（R1）与微控制器连接，可以在过电压故障的情况下限制数字线路上的电流。

7. EN 是使能控制引脚，高有效。通过一个值为  $10\Omega \sim 1k\Omega$  的串联电阻（R9）与微控制器连接，可以在过电压故障的情况下限制数字线路上的电流。

8. INH 用于控制外部稳压器的工作状态，发生唤醒事件后置为高电平。通过一个值为 $10\Omega\sim 100k\Omega$ 的下拉电阻（R11）下拉至地，可做LDO使能。

9. ERRN 错误指示输出端口和上电指示输出，低有效，通过一个值为 $10\Omega\sim 1k\Omega$ 的串联电阻（R14）与微控制器连接。

10. NC 无需连接。

11. RXD 引脚，可放置一个值为 $10\Omega\sim 1k\Omega$ 的串联电阻（R4），在引脚过电压的时候，以限制收发器的输入电流。

12. TXD 引脚，可放置一个值为 $10\Omega\sim 1k\Omega$ 的串联电阻（R8），在引脚过电压的时候，以限制收发器的输入电流。

13. 将保护和滤波电路尽可能靠近总线连接器，以防止瞬变，ESD 和防止噪音传播到电路板上。如图 1-1，瞬态电压抑制（TVS）器件（D2）用于增加保护。总线滤波电容器 C4 和 C5。如不使用共模扼流圈时需要串联电阻R3和R6（ $0\Omega$ ），使用共模扼流圈（CMC）L1 可进一步提升 EMC 性能。器件放置需按照信号路径方向设计子总线保护元件，不要强迫瞬态电流偏离信号路径到达保护装置。

TVS 选型原则：

- 1) 静电防护能力需达到要求级别；
- 2)  $V_{RWM}$  最大反向工作电压为 24V；
- 3) 结电容  $C_j$  要满足信号系统传输速率的要求。

CAN 通信速率 250kbps、500kbps 推荐型号：SITNE24V2BNQ-3/TR（SOT-23）；

CAN 通信速率 2Mbps、5Mbps、8Mbps 推荐型号：SITLE24V2BNQ-3/TR（SOT-23）。总线滤波电容器推荐值： $10pF\sim 100pF$ 。

共模扼流圈（CMC）推荐型号（亦可不使用共模扼流圈）：

- 1) CAN 通信速率 250kbps、500kbps 推荐型号：ACT45B-101-2P；
- 2) CAN 通信速率 2Mbps、5Mbps、8Mbps 推荐型号：ACT1210R-101-2P。

## PCB LAYOUT

为了更好地应用 SIT1463Q，在 PCB LAYOUT 时，需注意如下问题：

- ❖ 总线信号其长度不应超过 10cm。
- ❖ ESD 保护器件应靠近 ECU 连接器总线连接端。
- ❖ VBAT、VCC、VIO、STB、TXD 和 RXD 输入/输出电容应靠近收发器引脚，走线尽量短。
- ❖ 通信控制器和收发器之间的连线长度应尽量短。
- ❖ 通信控制器和收发器之间接地阻抗应尽可能低。
- ❖ 避免在通信控制器与收发器的地之间使用滤波器元件，收发器和通信控制器的地必须相同。
- ❖ 避免其他的信号线与 CANH 和 CANL 平行布线，可能会有噪声注入 CAN 总线，影响总线通信。
- ❖ CAN 传输线下层的 Layout 不可与其它走线交叉，尽可能在走线下层铺地处理，下层地的铺设最小宽度是 CANH/CANL 两线线距的 1.5—2 倍。
- ❖ CANH/CANL 的 PCB 走线尽可能不走过孔，以减小过孔电感对信号的影响。
- ❖ 表层走线周边包地处理。表层走线可以很好地对阻抗进行控制，在后期调试时，也有利于元器件的增加和修改。
- ❖ 如果走线不可避免地需要较长布局，可采用 45 度的折线走法，有利于减小线上辐射，对于高速差分走线，这样的走线方式，可以改善线上辐射达 3dB 以上。
- ❖ 去耦电容以及芯片接地至少使用两个过孔，以尽量减少走线和过孔电感。